

**analog/digitale Highend - Wandlerkarte  
mit 16 Bit und "echten" 8 Kanälen**

♦ Übersicht .....	3
♦ Eigenschaften .....	4
> Eingänge .....	4
> Ausgänge .....	5
> Encoder .....	6
> Abtastung .....	7
> Frequenz .....	7
> Aufbau des Xadio Records .....	8
> Filterung .....	8
> Bus Interface Logik .....	9
> Beschaltung .....	10
♦ Ansicht der Xadio 8 .....	11
♦ Steckerbelegung .....	12
♦ Anschluss .....	13
> Kabel .....	13
> Klemmadapter .....	13
♦ Schemata .....	14
♦ Blockschaltbild .....	14
♦ FPGA Design Xadio8 .....	15
♦ Treiberschnittstelle .....	16
> Linux .....	16
> Windows .....	17
♦ Kalibrierung .....	18
> Kalibrierung DAC .....	18
> Kalibrierung ADC .....	18
♦ Anhang Datenblätter .....	23
> INA157 .....	23
> HCPL – 036A .....	25
> OPA2132 .....	27
> ILD223 .....	29
> 74AHC541 .....	30
> TES6 - 1213 .....	32
♦ Tabelle-Steckerbelegung .....	34

## Übersicht

Basierend auf unseren praktischen Erfahrungen, wurde eine Messkarte entwickelt, die folgende Anforderungen erfüllt:

- **hohe Störfestigkeit**
- **kein Polling notwendig**
- **automatische Erfassung aller Daten mit Zeitstempel in einem Block**
- **hohe Abtastrate (195 kHz pro Kanal, 8 Kanäle) bei hoher Genauigkeit (16 bit)**
- **unterstützt 2 Encodereingänge (Inkrementalgeber)**
- **1 Timer**
- **einfach programmierbar**

Es wurde bewusst auf einen eigenen Prozessor auf der **XADIO 8** verzichtet, um den Anwender die Einarbeitung in eine herstellerabhängige Prozessorarchitektur und Entwicklungsumgebung zu ersparen.

So ist die **XADIO 8** direkt an den Prozessor im PC angebunden und kann in eine ganz normale Projektumgebung integriert werden.

Voraussetzung dafür war, dass die Karte selbstständig die Daten erfasst und in den Hauptspeicher des Computers kopiert.

### analog input:

- 8 analoge Differenzeingänge
- 16Bit bipolar oder unipolar umschaltbar
- Eingangswiderstand 20 k $\Omega$  100V Spannungsfestigkeit

### Eingangsbereiche:

Die DIL-Schalter lassen sich im Bereich  $\pm 10V$  einzeln konfigurieren.  
Siehe Tabelle unter **Kalibrierung XADIO**.

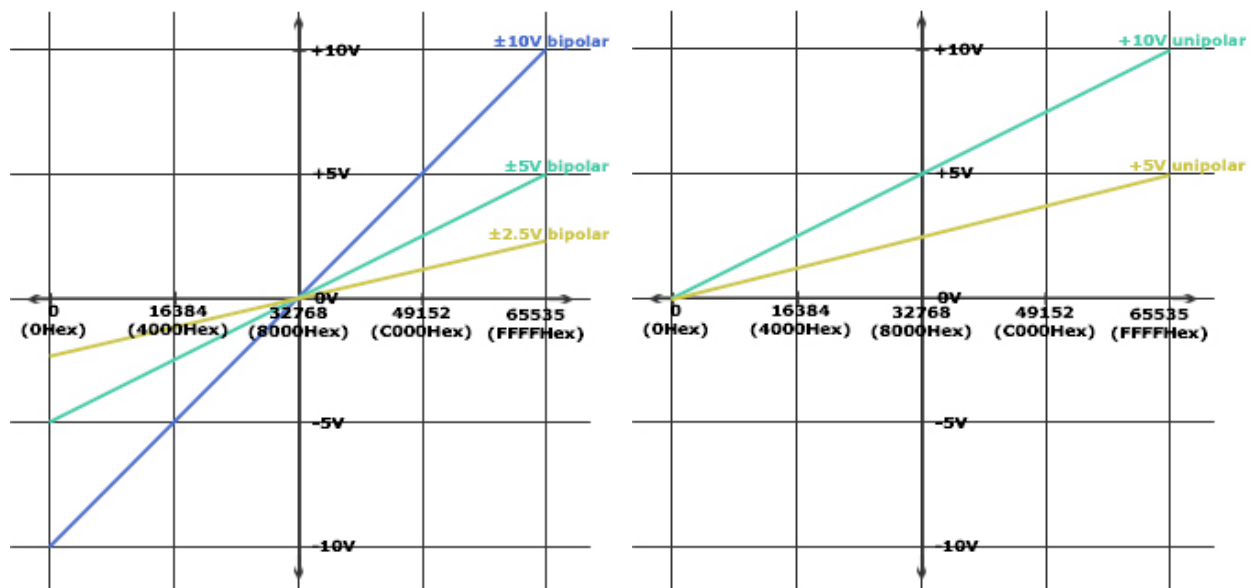
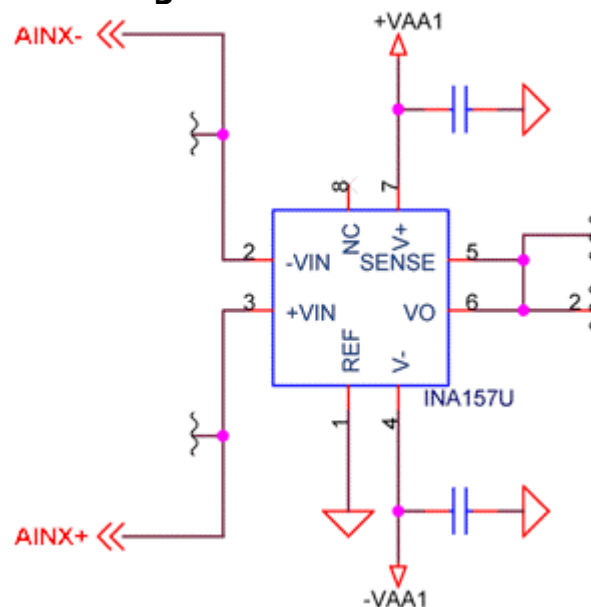


Abb.: ADC-Wertebereich

### Analogeingangsbeschaltung



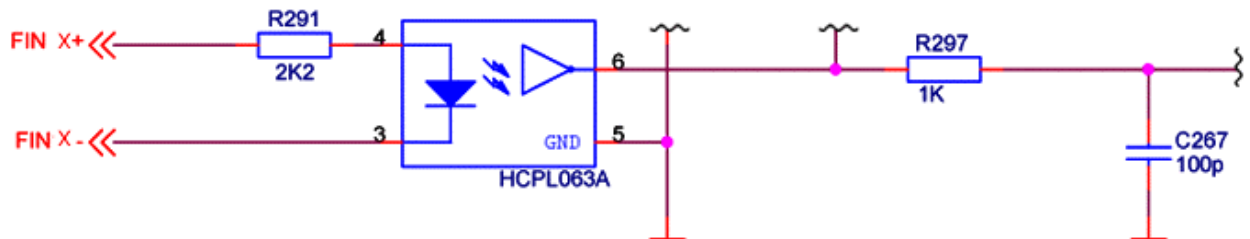
Genaue Informationen siehe Anhang - Datenblatt **INA157U**.



## digital input:

- 14 Digitaleingänge optoentkoppelt HTL (davon wahlweise 6 für Encoder)
- 2 Encoder (verwenden je 3 Digitaleingänge)
- Die Digitaleingänge werden im FPGA entprellt, sodass Störimpulse < 1ms unterdrückt werden

## Digitaleingangsbeschaltung



Genaue Informationen siehe Anhang - Datenblatt **HCPL063A**.

## Eigenschaften > Ausgänge

### analog output:

- 2 analoge Ausgänge 18 bit -10 ... +10V

### digital output:

- 10 digitale Ausgänge optoentkoppelt HTL

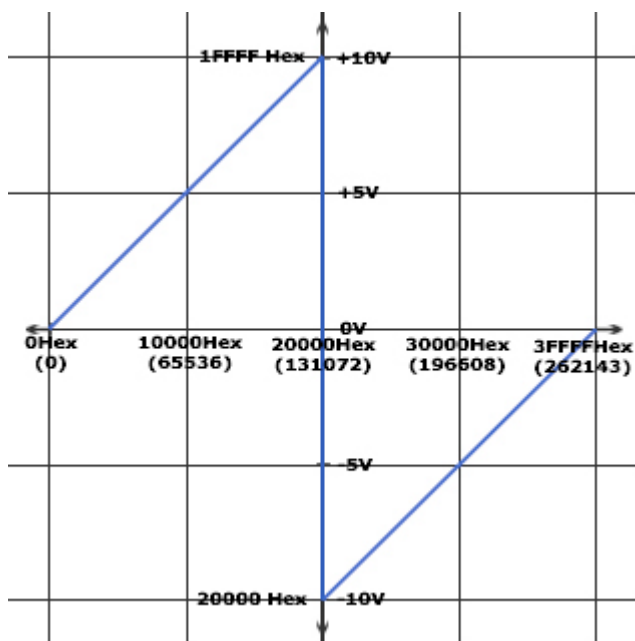


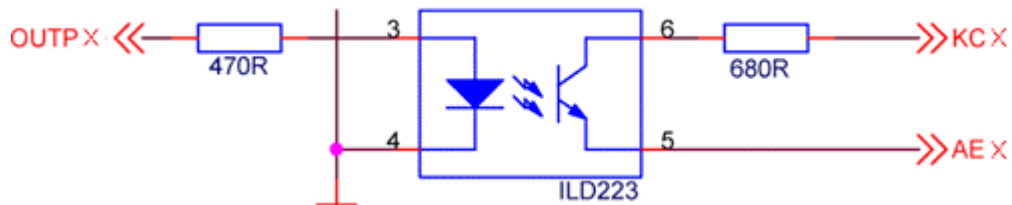
Abb.: DAC-Wertebereich

## Analogausgangsbeschaltung: OPA2132U

Der Innenwiderstand beträgt  $\sim 1\Omega$  bei  $I < 30 \text{ mA}$ .

Genaue Informationen siehe Anhang - Datenblatt **OPA2132**.

## Digitalausgangsbeschaltung

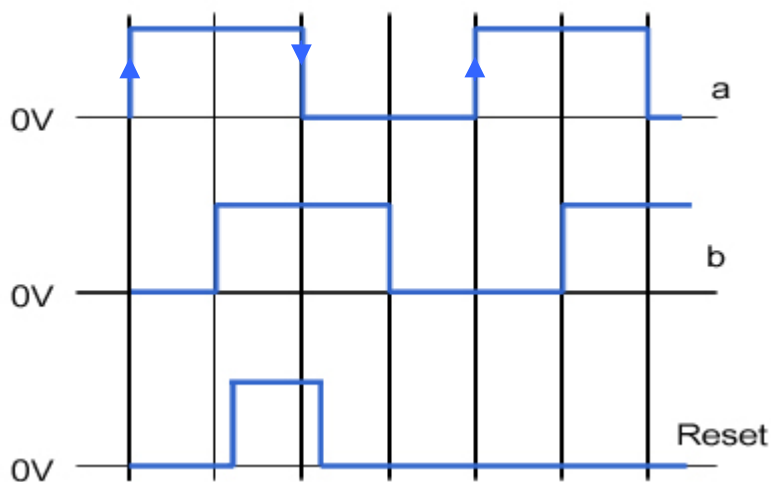


Genaue Informationen siehe Anhang - Datenblatt **ILD223**.

## Eigenschaften > Signalverlauf des Encoder (Inkrementalgeber)

Es gibt 4 Modi:

- low- oder highaktiver Reset mit jeweils normaler oder doppelter Zählung.



**Zähler** 0 = normal  
1 = doppelt  
**Reset** 0 = low  
1 = high

0	0	0
1	0	1
2	1	0
3	1	1

Abb.: HTL - Pegel

## Eigenschaften > Abtastung

- Alle Eingänge und alle Digitalsignale werden synchron abgetastet und aufgezeichnet.
- Alle Ausgänge werden ebenfalls mit Zeitstempel erfasst.
- Jeder Analogeingang hat einen eigenen AD-Wandler, dadurch kann auf einen Multiplexer verzichtet und eine hohe Abtastrate erzielt werden.
- Die Abtastung erfolgt ständig. Ein Sample (xadio\_record) belegt 64 Byte im Speicher.
- Die Samples werden per DMA in den Hauptspeicher geschrieben und in einem Ringpuffer abgelegt.  
Dieser wird dem Anwender unter Linux als File im /proc-Filesystem zur Verfügung gestellt.
- Die Abtastrate ist in Schritten von 3100 Hz bis 195 kHz einstellbar.


## Eigenschaften > Frequenz

<b>kHz</b>
195,312
130,208
97,656
78,125
65,104
55,803
48,828
43,402
.
.
.
3,051

Tab.: Frequenztabelle

## Eigenschaften > Aufbau des XADIO 8 Records

Feld	Inhalt 32 Bit
adc0	analog input 0
adc1	" " 1
adc2	" " 2
adc3	" " 3
adc4	" " 4
adc5	" " 5
adc6	" " 6
adc7	" " 7
digio	24 Kanäle bitweise
inc0	Position des Encoder 0
dac0	analog output 0
dac1	analog output 1
timer	Counter, laufende Nummer der Abtastung (bei Abtastrate von 195kHz 5.128 $\mu$ s Abstand zwischen aufeinanderfolgenden Samples)
inc1	Position des Encoder 1
fi1	interne Verwendung
fi2	" "



Bit 0	IO0
Bit 1	IO1
"	"
"	"
Bit 23	IO23

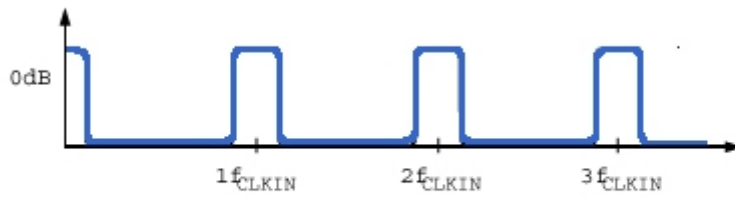
## Eigenschaften > Filterung

Aus dem Wandelprinzip des A/D-Wandlers (64-faches oversampling) ergibt sich automatisch eine Filterung mit mindestens 8. Ordnung Digitalfilter und linearem Phasengang.

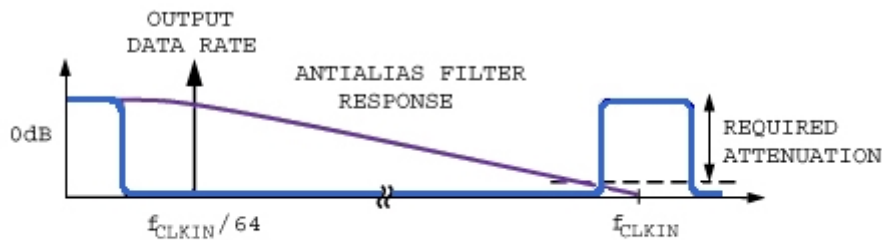
Die Grenzfrequenz verstellt sich automatisch mit der Abtastrate (cutoff = 90 db bei Abtastfrequenz /2)

**Durchlassbereich:** 0.05 db Welligkeit

**Sperrbereich:** 96 db Dämpfung



**Figure a: Digital Filter Frequency Response**



**Figure b: Frequency Response of Antialias Filter**

Aus dem Manual des AD-Wandlers.

## **Eigenschaften > Bus Interface Logik**

**Die Logic der XADIO 8 ist im FPGA (VHDL) und dadurch an spezielle Kundenwünsche anpassbar, z.B. an andere digitale input/output Belegungen.**

PCI Slot

PCI Busmaster DMA

Interrupt wahlweise: (32 bit Register enabled Interruptauslösung)

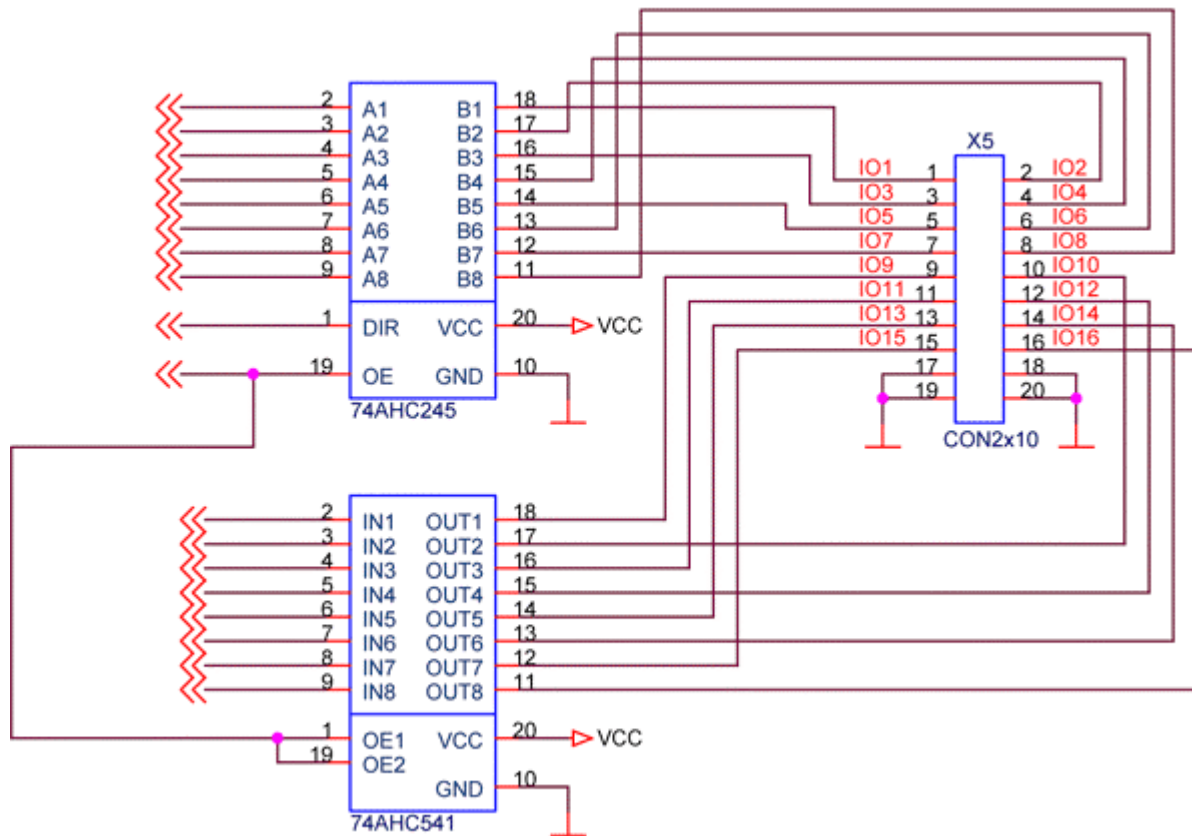
- bei jedem Messwert im Register
- bei Erreichen eines Timerwertes
- bei Änderung eines Digitalwertes
- bei gefülltem Buffer im Hauptspeicher (Kopien aus Register)
- bei Nulldurchgang der Inkrementalgeber

Versorgungsspannung 5V, 2.5A

Die Kaskadierbarkeit wird nur vom PCI Bus begrenzt.

## Expansion Interface Beschaltung

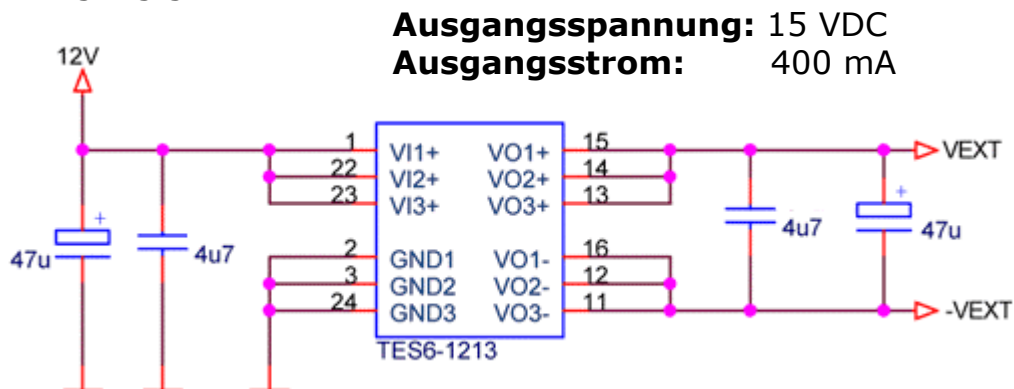
Auf Kundenwunsch sind mit dem Expansion Interface Erweiterungen vornehmbar.



Genaue Informationen siehe Anhang - Datenblatt **74AHC541**.

## externe Spannungsversorgung

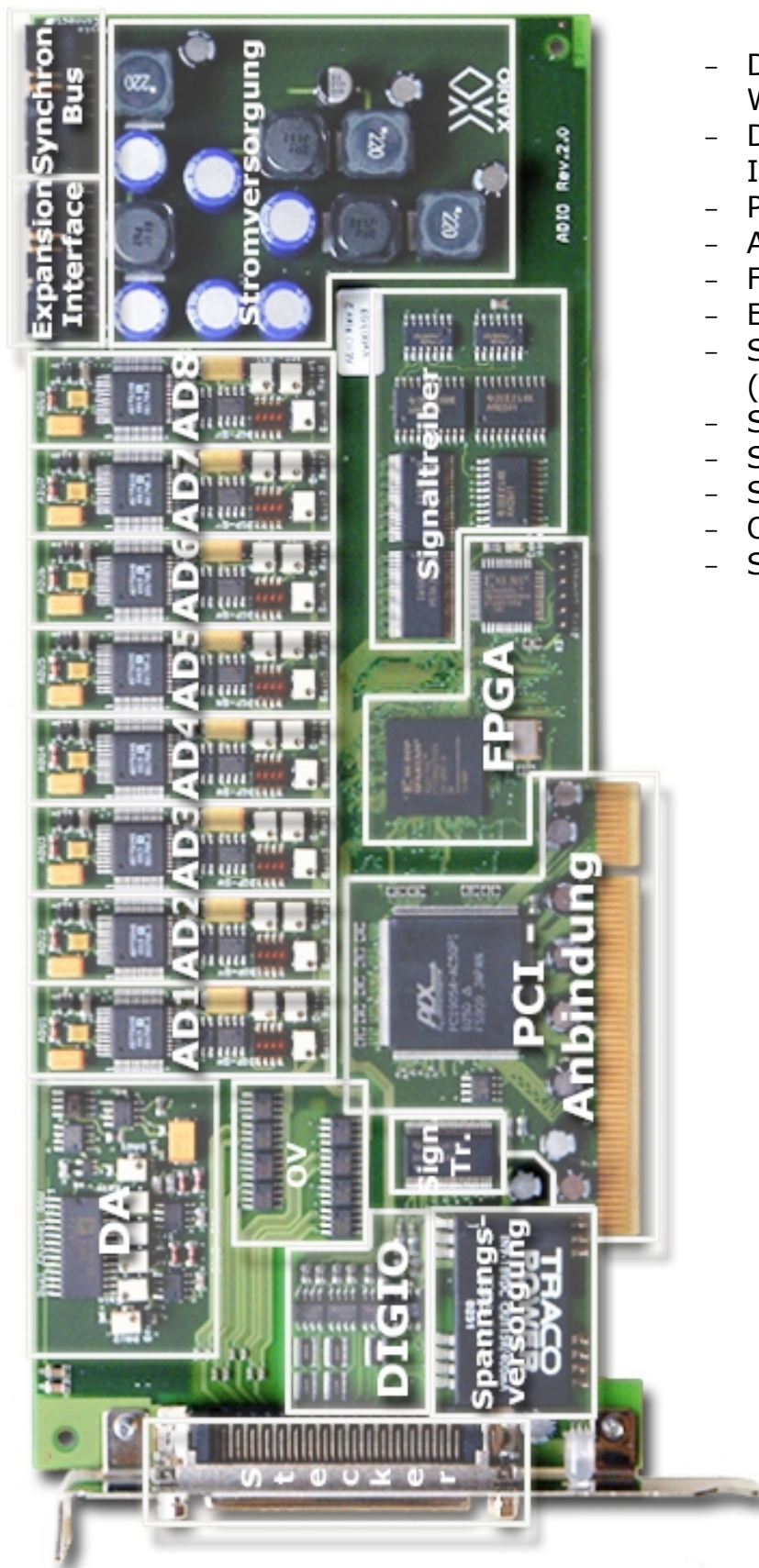
Im Betrieb externe Logik wird eine potenzialgesteuerte Spannungsquelle zur Verfügung gestellt.



Genaue Informationen siehe Anhang - Datenblatt **TES6-1213**.

## Ansicht der XADIO

Übersicht über die einzelnen Bereiche der Karte:



- DA - digital/analog Wandlung
- DIGIO – digital Input/Output
- PCI – Anbindung
- AD1 ... AD8
- FPGA
- Expansions-Interface
- Spannungsversorgung (extern)
- Stromversorgung
- Stecker
- Signaltreiber
- OV – analoge Eingänge
- Synchronisations-Bus



		Pin	Pin	
	I 23+	1	35	I 23-
Encoder0	I 22+	2	36	I 22-
Encoder0	I 21+	3	37	I 21-
Encoder0	I 20+	4	38	I 20-
	I 19+	5	39	I 19-
Encoder1	I 18+	6	40	I 18-
Encoder1	I 17+	7	41	I 17-
Encoder1	I 16+	8	42	I 16-
	I 15+	9	43	I 15-
	I 14+	10	44	I 14-
In's	I 13+	11	45	I 13-, I 12-, I 11-, I 10-
	I 12+	12	46	spare
	I 11+	13	47	+ 15V
	I 10+	14	48	- 15V
	O 09+	15	49	O 09-
	O 08+	16	50	O 08-
	O 07+	17	51	O 07-
	O 06+	18	52	O 06-
Out's	O 05+	19	53	O 05-
	O 04+	20	54	O 04-
	O 03+	21	55	O 03-
	O 02+	22	56	O 02-
	O 01+	23	57	O 01-
	O 00+	24	58	O 00-
	ADC 7	25	59	ADC 7
	ADC 6	26	60	ADC 6
	ADC 5	27	61	ADC 5
	ADC 4	28	62	ADC 4
	ADC 3	29	63	ADC 3
	ADC 2	30	64	ADC 2
	ADC 1	31	65	ADC 1
	ADC 0	32	66	ADC 0
	DAC 1	33	67	DAC 1
	DAC 0	34	68	DAC 0

SUBD 68 finepitch  
female

- Am Pin 45 wurden intern die Signale I 10- bis I 13- auf gleiches Potenzial gelegt.
- Pin 46 ist frei.
- Pin 47 ist + (positiv) und Pin 48 ist - (negativ). Die Spannungsdifferenz zwischen beiden beträgt 15V.

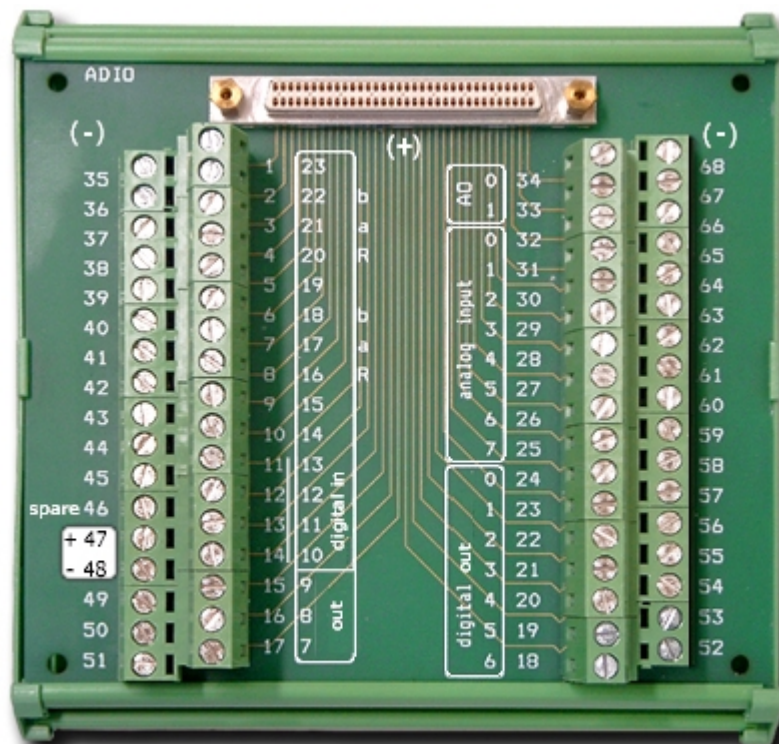


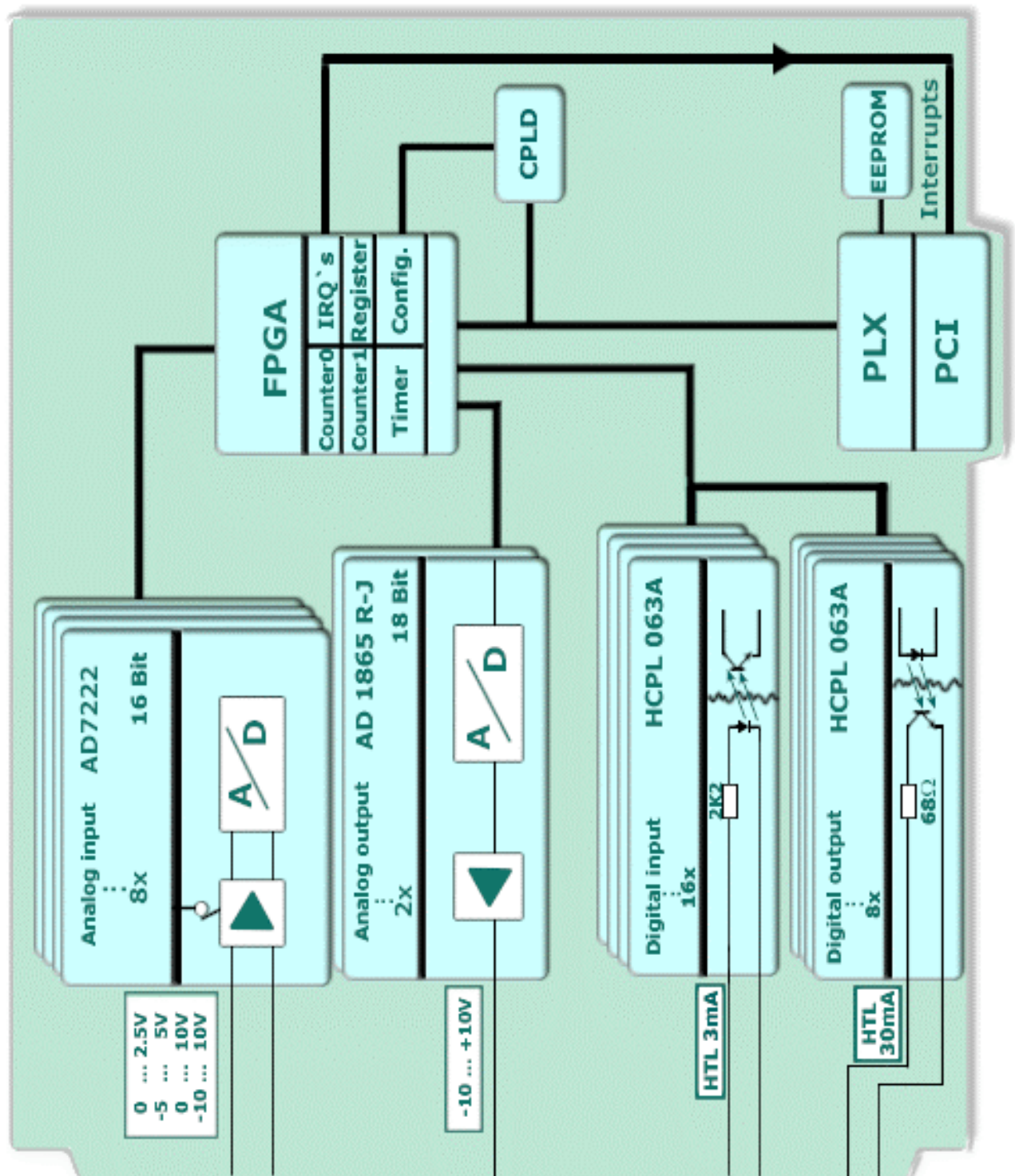
Als Anschlusskabel wird ein SCSI3 Kabel mit folgenden Werten verwendet:

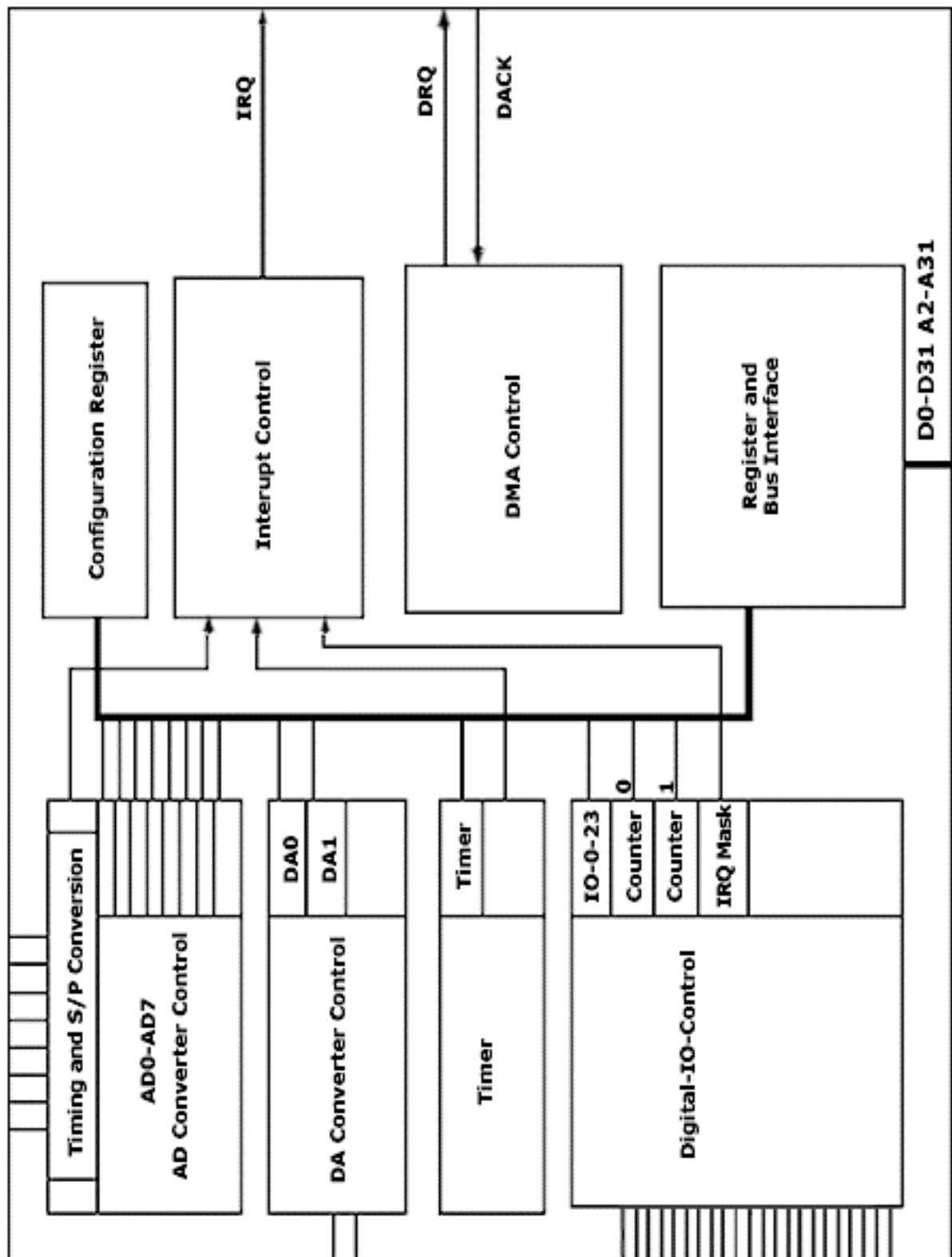
- 100MHz digital geeignet,
- 68polig,
- 34 Datenleitungen,
- verdrehte Adernpaare

**Vorteil :**

- fertig konfektioniertes Kabel
- ideal geeignet durch verdrehte Masse-Signal Paare








Die Treiber werden unter Linux in das proc file-system eingebunden.

Laden mit : **insmod xadio.o** (Treiber)

Es entstehen je nach Anzahl gesteckter Karten folgende Dateien:

▪ /proc/xadio/xadio0/values /proc/xadio/xadio0/control /proc/xadio/xadio0/samples	}	<b>Karte 0</b>
▪ /proc/xadio/xadio1/values /proc/xadio/xadio1/control /proc/xadio/xadio1/samples	}	<b>Karte 1</b>
▪ /proc/xadio/xadio2/values /proc/xadio/xadio2/control /proc/xadio/xadio2/samples	}	<b>Karte 2</b>
▪ /proc/xadio/xadio3/values /proc/xadio/xadio3/control /proc/xadio/xadio3/samples	}	<b>Karte 3</b>
		
Verzeichnis		Datei

**values** : ist eine Textdatei zum Lesen der aktuellen Messwerte

**control** : ist eine Textdatei zum Lesen und Schreiben

**samples** : ist eine Binärdatei zum Lesen

### **Ausgabe:**

Mit Hilfe des Befehls :

```
cat /proc/xadio/xadio0/control  
cat /proc/xadio/xadio0/values
```

lassen sich die aktuellen Werte der Karte darstellen.

z.B.:

Ausgabe	Erklärung
rate 19	Index aus der Frequenztabelle
freq 9600	Eingestellte Frequenz (mittels rate)
modeword 0x135f000	Interne Statusvariable
version 31	Treiberversion
brecords 1024	Für Zugriff auf /proc/.../Samples
bcount 3	" "
ADC0 30566	Kanal 0 16 Bit Spannungswert
ADC1 30881	Kanal 1 16 Bit Spannungswert
ADC2 31013	Kanal 2 16 Bit Spannungswert
ADC3 30764	Kanal 3 16 Bit Spannungswert
ADC4 31192	Kanal 4 16 Bit Spannungswert
ADC5 31270	Kanal 5 16 Bit Spannungswert
ADC6 31573	Kanal 6 16 Bit Spannungswert
ADC7 31033	Kanal 7 16 Bit Spannungswert
DIGIO 13631520	18 Bit digitale Ein-/Ausgänge
INCR0 29	Inkrementalgeber 0
DAC0 253952	Analoge Ausgänge 0 ... 10,24V
DAC1 253952	Analoge Ausgänge 0 ... 1017V
TIMER 771086321	Zeitgeber der ADIO Karte
INCR1 0	Inkrementalgeber 1
RESETS 8399	Interne Statusvariable
incmode0 1	Anpassung für Inkrementalgeber
incmode1 1	" "
iomode 0xf000	Interne Statusvariable
fpgaversion 0xadda000f	Firmware der ADIO Karte

**Treiberschnittstelle > Windows**

Ist in Vorbereitung.

## Kalibrierung > Kalibrierung DAC

Beispiel: Kanal 0, bipolar +-10V

### Calib 0V:

- Voltmeter am DA0/1 anschließen
- am DA0/1 0V ausgeben  
**echo "setda0 0" > /proc/xadio/xadio0/control**
- mit Hilfe des Offset-Drehwiderstandes (siehe Abb.) die 0V einstellen

### Calib 10,0V:

- am DA0/1 10,0V ausgeben  
**echo "setda0 128000" > /proc/xadio/xadio0/control**
- mit Hilfe des Verstärkungs-Drehwiderstandes (siehe Abb.) die 10,0V einstellen

### Calib -10,0V:

- am DA -10,0V ausgeben  
**echo "setda0 -128000" > /proc/xadio/xadio0/control**
- auf -10,0V einregeln

## Kalibrierung > Kalibrierung ADC

### ***ohne Kalibrierprogramm:***

Beispiel: Kanal 0, bipolar +-10V

*Offset*

### ADC0 auf 0V:

- am ADC0 0V anlegen  
**echo "setda0 0" > /proc/xadio/xadio0/control**
- mit Hilfe des Offset-Drehwiderstandes - **offset 1\*** - den Wert 0x8000 (32768) einstellen  
**cat /proc/xadio/xadio0/values**

## Verstärkung (Gain)

### ADC0 auf +10V:

- am ADC0 +10V anlegen  
**echo "setda0 128000" > /proc/xadio/xadio0/control**
- mit Hilfe des Gain-Drehwiderstandes - **gain 1** - den Wert 0xFD00\*\*  
**cat /proc/xadio/xadio0/values**

\* Kanal 0 entspricht Offset 1. Entsprechend so weiter bis Kanal 7, Kanal 7 entspricht Offset 8.

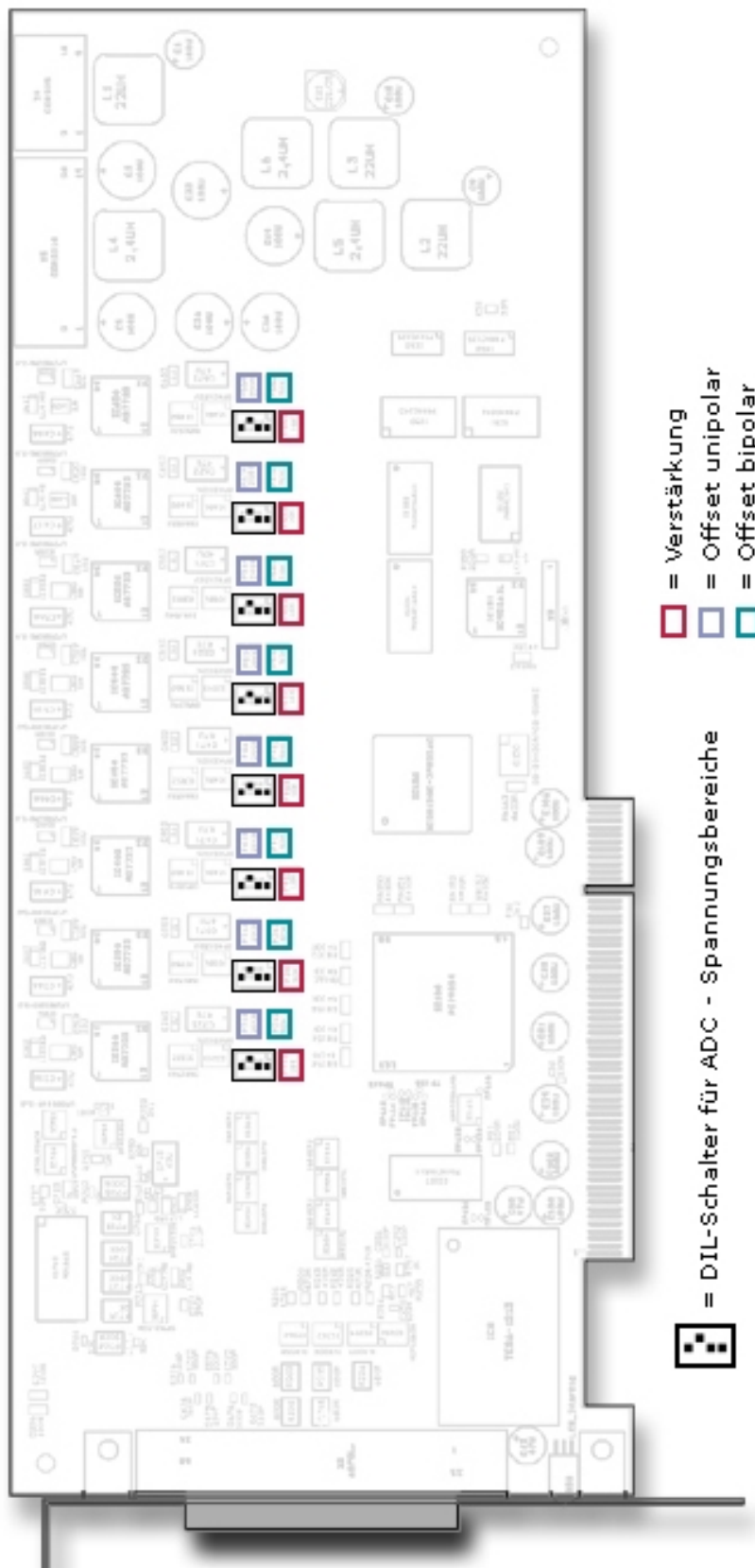
\*\* Es sind zwei mögliche Empfindlichkeiten einstellbar.  
Der Wert 0xFD00 entspricht 3200 Digits/V » ist für den  $\pm 10\text{V}$  Messbereich mit Reserve.

### mit Kalibrierprogramm:

Dieses Hilfsprogramm erleichtert das Kalibrieren der Karte wesentlich. Durch eine Abfrage die mehrere Auswahloptionen enthält, kann man die digitale Kalibrierung einfach, schnell und genau durchführen.







\* Kanal 0 entspricht Offset 1. Entsprechend soweit bis Kanal 7,  
 » entspricht Offset 8.



**DIL**-Schalter spezifische Einstellungen:

<b>bipolar</b>		
<b>Spannungsbereich</b>	<b>DIL-Schalter</b>	<b>Dipcode</b>
$\pm 10 \text{ V}$	 1234	<b>9</b>
$\pm 5 \text{ V}$	 1234	<b>5</b>
$\pm 2,5 \text{ V}$	 1234	<b>1</b>
<b>unipolar</b>		
<b>0 ... 20 V</b>	 1234	<b>10</b>
<b>0 ... 10 V</b>	 1234	<b>6</b>
<b>0 ... 5 V</b>	 1234	<b>2</b>

*Tabelle: Dil – Konfiguration*

Erstellt von: **Brückner & Jarosch  
Ingenieurgesellschaft mbH**  
am: **01.07.2004**  
Strasse: **Nonnengasse 5a**  
Ort: **99084 Erfurt**  
Umsatzsteuer-ID: **DE 15 00 92 58**  
Handelsregister: **Amtsgericht Erfurt, HRB 3134**  
Telefon: **+49/(0)361/212400**  
Fax: **+49/(0)361/2124019**  
eMail: [info@xadio.de](mailto:info@xadio.de)  
http: [www.bj-ig.de](http://www.bj-ig.de)

**© Copyright 2004 Brückner & Jarosch IGmbH  
All rights reserved**

**INA157**

(Nachfolgend Auszug aus dem Datenblatt "High-Speed, Precision DIFFERENCE AMPLIFIER" von Courtesy Texas Instruments)

**SPECIFICATIONS:  $V_S = \pm 15V$** 

At  $T_A = +25^\circ C$ ,  $V_S = \pm 15V$ ,  $R_L = 2k\Omega$  connected to ground, and reference pin connected to ground, unless otherwise noted.

PARAMETER	CONDITIONS	INA157U			UNITS
		MIN	TYP	MAX	
<b>OFFSET VOLTAGE<sup>(1)</sup></b> Initial <sup>(1)</sup> vs Temperature vs Power Supply vs Time	RTO  $V_S = \pm 4V$ to $\pm 18V$		$\pm 100$ $\pm 2$ $\pm 5$ 0.25	$\pm 500$ $\pm 20$ $\pm 60$	$\mu V$ $\mu V/^\circ C$ $\mu V/V$ $\mu V/mo$
<b>INPUT IMPEDANCE<sup>(2)</sup></b> Differential Common-Mode			24 18		$k\Omega$ $k\Omega$
<b>INPUT VOLTAGE RANGE</b> Common-Mode Voltage Range Positive Negative Common-Mode Rejection Ratio	$V_O = 0V$ $V_O = 0V$ $V_{CM} = -37.5V$ to $37.5V$ , $R_S = 0\Omega$	$3(V+) - 7.5$ $3(V-) + 7.5$ 86	$3(V+) - 6$ $3(V-) + 3$ 96		V V dB
<b>OUTPUT VOLTAGE NOISE<sup>(3)</sup></b> $f = 0.1Hz$ to $10Hz$ $f = 1kHz$	RTO		1.3 26		$\mu Vp-p$ $nV/\sqrt{Hz}$
<b>GAIN</b> Initial Error vs Temperature Nonlinearity	$V_O = -10V$ to $+10V$  $V_O = -10V$ to $+10V$		0.5 $\pm 0.01$ $\pm 1$ $\pm 0.0001$	$\pm 0.05$ $\pm 10$ $\pm 0.001$	V/V % ppm/ $^\circ C$ % of FS
<b>OUTPUT</b> Voltage, Positive Negative Current Limit, Continuous to Common Capacitive Load (stable operation)		$(V+) - 2$ $(V-) + 2$	$(V+) - 1.8$ $(V-) + 1.6$ $\pm 60$ 500		V V mA pF
<b>FREQUENCY RESPONSE</b> Small-Signal Bandwidth Slew Rate Settling Time: 0.1% 0.01% Overload Recovery Time	-3dB  10V Step, $C_L = 100pF$ 10V Step, $C_L = 100pF$ 50% Overdrive		4 14 2 3 3		MHz V/ $\mu s$ $\mu s$ $\mu s$ $\mu s$
<b>POWER SUPPLY</b> Rated Voltage Operating Voltage Range Quiescent Current	  $I_O = 0mA$	$\pm 4$	$\pm 15$ $\pm 2.4$	$\pm 18$ $\pm 2.9$	V V mA
<b>TEMPERATURE RANGE</b> Specified Operation Storage Thermal Resistance, $\Theta_{JA}$ SO-8 Surface-Mount	   150	-40 -55 -55		+85 +125 +125	$^\circ C$ $^\circ C$ $^\circ C$ $^\circ C/W$

## NOTES:

(1) Includes effects of amplifier's input bias and offset currents.

- (2) Internal resistors are ratio matched but have  $\pm 20\%$  absolute value.  
(3) Includes effects of amplifier's input current noise and thermal noise contribution of resistor network.

**ABSOLUTE MAXIMUM RATINGS <sup>(1)</sup>**

Supply Voltage, V+ to V-	40V
Input Voltage Range	$\pm 80V$
Output Short Circuit (to ground)	Continuous
Operating Temperature	$-55^{\circ}C$ to $+125^{\circ}C$
Storage Temperature	$-55^{\circ}C$ to $+125^{\circ}C$
Junction Temperature	$+150^{\circ}C$
Lead Temperature (soldering, 10s)	$+300^{\circ}C$

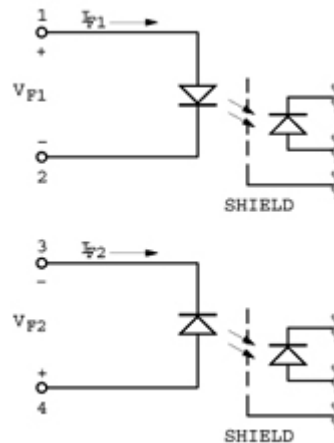
NOTE: (1) Stresses above these ratings may cause permanent damage.  
Exposure to absolute maximum conditions for extended periods may degrade device reliability.

## HPCL-063A

(nachfolgend Auszug aus dem Datenblatt " HCMOS Compatible, High CMR, 10 MBd Optocouplers " von Agilent Technologies)

Minimum CMR		Input On-Current (mA)	Output Enable	8-Pin DIP (300 Mil)	Small-Outline SO-8
dV/dt (V/μs)	V <sub>CM</sub> (V)			Dual Channel Package	Dual Channel Package
1000	50	$3 \times 2,2k\Omega = 6,6V$	nein	HCPL-063A	HCPL-063A

## Schema des HPCL-063A



## Absolute Maximal Leistung

Parameter	Symbol	Min.	Max.	Units	Note
Operating Temperature	T <sub>A</sub>	- 40	+ 85	°C	
Average Input Current	I <sub>F(AVG)</sub>		10	mA	1
Reverse Input Voltage	V <sub>R</sub>		3	Volts	

## Empfohlener Operations-Status

Parameter	Symbol	Min.	Max.	Units	Note
Input Voltage, Low Level	V <sub>FL</sub>	- 3	0.8	V	
Input Current, High Level	I <sub>FH</sub>	3.0	10	mA	
Power Supply Voltage	V <sub>CC</sub>	4.5	5.5	Volts	
High Level Enable Voltage	V <sub>EH</sub>	2.0	V <sub>CC</sub>	Volts	
Low Level Enable Voltage	V <sub>EL</sub>	0	0.8	Volts	
Fan Out (at R <sub>L</sub> = 1 kΩ)	N		5	TTL Loads	
Output Pull-up Resistor	R <sub>L</sub>	330	4k	Ω	
Operating Temperature	T <sub>A</sub>	- 40	85	°C	

### Elektrische Spezifikationen

Empfohlene Operations-Temperatur ( $T_A = -40^\circ\text{C}$  bis  $+85^\circ\text{C}$ ) außer es ist anderweitig spezifiziert.

Parameter	Symbol	Min.	Typ.*	Max.	Units	Test Conditions	Fig.	Note
High Level Output Current	$I_{OH}$		3.1	100	$\mu\text{A}$	$V_{CC} = 5.5\text{ V}$ , $V_O = 5.5\text{ V}$ , $V_F = 0.8\text{ V}$ , $V_E = 2.0\text{ V}$	4	18
Low Level Output Voltage	$V_{OL}$		0.4	0.6	V	$V_{CC} = 5.5\text{ V}$ , $I_{OL} = 13\text{ mA}$ (sinking), $I_F = 3.0\text{ mA}$ , $V_E = 2.0\text{ V}$	5, 8	4, 18
High Level Supply Current	$I_{CCH}$		7	10	mA	$V_E = 0.5\text{ V}$ $V_{CC} = 5.5\text{ V}$ $I_F = 0\text{ mA}$		4
			9	15				
Low Level Supply Current	$I_{CCL}$		8	13	mA	$V_E = 0.5\text{ V}$ $V_{CC} = 5.5\text{ V}$ $I_F = 3.0\text{ mA}$		
			12	21				
High Level Enable Current**	$I_{EH}$		- 0.6	- 1.6	mA	$V_{CC} = 5.5\text{ V}$ , $V_E = 2.0\text{ V}$		
Low Level Enable Current**	$I_{EL}$		- 0.9	- 1.6	mA	$V_{CC} = 5.5\text{ V}$ , $V_E = 0.5\text{ V}$		
Input Forward Voltage	$V_F$	1.0	1.3	1.6	V	$I_F = 4\text{ mA}$	6	4
Temperature Coefficient of Forward Voltage	$DV_F / DT_A$		- 1.25		mV/ $^\circ\text{C}$	$I_F = 4\text{ mA}$		4
Input Reverse Breakdown Voltage	$B_{VR}$	3	5		V	$I_R = 100\text{ }\mu\text{A}$		4
Input Capacitance	$C_{IN}$		60		pF	$f = 1\text{ MHz}$ , $V_F = 0\text{ V}$		

\*Alle Werte bei  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{ V}$

### Wechselnde Spezifikationen

Empfohlene Operations-Temperatur ( $T_A = -40^\circ\text{C}$  bis  $+85^\circ\text{C}$ ) außer es ist anderweitig spezifiziert.

Parameter	Symbol	Min.	Typ.*	Max.	Units	Test Conditions	Fig.	Note
Input Current Threshold High to Low	$I_{THL}$		1.5	3.0	mA	$V_{CC} = 5.5\text{ V}$ , $V_O = 0.6\text{ V}$ , $I_O > 13\text{ mA}$ (Sinking)	7, 10	18
Propagation Delay Time to High Level	$t_{PLH}$		52	100	ns	$I_F = 3.5\text{ mA}$ Output $V_{CC} = 5.0\text{ V}$ , $V_E = \text{Open}$ , $C_L = 15\text{ pF}$ , $R_L = 350\Omega$	9, 11, 12	4, 9, 18
Propagation Delay Time to Low Output Level	$t_{PHL}$		53	100	ns		9, 11, 12	4, 10, 18
Pulse Width Distortion	$PWD$ $ t_{PHL} - t_{PLH} $		11	45	ns		9, 13	17, 18
Propagation Delay Skew	$t_{PSK}$			60	ns		24	11, 18
Output Rise Time	$t_R$		42		ns		9, 14	4, 18
Output Fall Time	$t_F$		12		ns		9, 14	4, 18
Propagation Delay Time of Enable from $V_{EH}$ to $V_{EL}$	$t_{EHL}$		19		ns	$I_F = 3.5\text{ mA}$ $V_{CC} = 5.0\text{ V}$ , $V_{EL} = 0\text{ V}$ , $V_{EH} = 3\text{ V}$ , $C_L = 15\text{ pF}$ , $R_L = 350\Omega$	15, 16	12
Propagation Delay Time of Enable from $V_{EL}$ to $V_{EH}$	$t_{ELH}$		30		ns		15, 16	12

\*Alle Werte bei  $T_A = 25^\circ\text{C}$ ,  $V_{CC} = 5\text{ V}$ .

### Allgemeine Gleichspannungsunterdrückungs-Spezifikation,

Alle Werte bei  $T_A = 25^\circ\text{C}$

Parameter	Symbol	Min.	Typ.	Units	Test Conditions	Fig.	Note
Output High Level Common Mode Transient Immunity	$ CM_H $	1	5	kV/ $\mu\text{s}$	$V_{CM} = 50\text{ V}$ , $V_{CC} = 5.0\text{ V}$ , $R_L = 350\text{ }\Omega$ , $I_F = 0\text{ mA}$ , $T_A = 25^\circ\text{C}$ $V_{O(MIN)} = 2\text{ V}$	17	4, 13, 15, 18
Output Low Level Common Mode Transient Immunity	$ CM_L $	1	5	kV/ $\mu\text{s}$	$V_{CM} = 50\text{ V}$ , $V_{CC} = 5.0\text{ V}$ , $R_L = 350\text{ }\Omega$ , $I_F = 3.5\text{ mA}$ , $V_{O(MAX)} = 0.8\text{ V}$ , $T_A = 25^\circ\text{C}$	17	4, 14, 15, 18

(Auszüge aus dem Datenblatt "OPA2132U High Speed FET-INPUT OPERATIONAL AMPLIFIERS" von Courtesy Texas Instruments.)

**SPECIFICATIONS**At  $T_A = +25^\circ\text{C}$ ,  $V_S = \pm 15\text{V}$ , unless otherwise noted.

PARAMETER	CONDITION	OPA132P, U OPA2132P, U			UNITS
		MIN	TYP	MAX	
<b>OFFSET VOLTAGE</b> Input Offset Voltage vs Temperature <sup>(1)</sup> vs Power Supply Channel Separation (dual and quad)	Operating Temperature Range $V_S = \pm 2.5\text{V to } \pm 18\text{V}$ $R_L = 2\text{k}\Omega$		$\pm 0.25$ $\pm 2$ 5 0.2	$\pm 0.5$ $\pm 10$ 15	mV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V/V}$ $\mu\text{V/V}$
<b>INPUT BIAS CURRENT</b> Input Bias Current <sup>(2)</sup> vs Temperature Input Offset Current <sup>(2)</sup>	$V_{CM} = 0\text{V}$  $V_{CM} = 0\text{V}$		+5  See Typical Curve $\pm 2$	$\pm 50$  $\pm 50$	pA  pA
<b>NOISE</b> Input Voltage Noise Noise Density, $f = 10\text{Hz}$ $f = 100\text{Hz}$ $f = 1\text{kHz}$ $f = 10\text{kHz}$ Current Noise Density, $f = 1\text{kHz}$			23 10 8 8 3		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ fA/ $\sqrt{\text{Hz}}$
<b>INPUT VOLTAGE RANGE</b> Common-Mode Voltage Range Common-Mode Rejection	$V_{CM} = -12.5\text{V to } +12.5\text{V}$	(V-)+2.5 96	$\pm 13$ 100	(V+)-2.5	V dB
<b>INPUT IMPEDANCE</b> Differential Common-Mode	$V_{CM} = -12.5\text{V to } +12.5\text{V}$		$10^{13} \parallel 2$ $10^{13} \parallel 6$		$\Omega \parallel \text{pF}$ $\Omega \parallel \text{pF}$
<b>OPEN-LOOP GAIN</b> Open-Loop Voltage Gain	$R_L = 10\text{k}\Omega$ , $V_O = -14.5\text{V to } +13.8\text{V}$ $R_L = 2\text{k}\Omega$ , $V_O = -13.8\text{V to } +13.5\text{V}$ $R_L = 600\Omega$ , $V_O = -12.8\text{V to } +12.5\text{V}$	110 110 110	120 126 130		dB dB dB
<b>FREQUENCY RESPONSE</b> Gain-Bandwidth Product 8 * MHz Slew Rate Settling Time: 0.1% 0.01% Overload Recovery Time Total Harmonic Distortion + Noise	$G = -1$ , 10V Step, $C_L = 100\text{pF}$ 0.7 $G = -1$ , 10V Step, $C_L = 100\text{pF}$ 1 $G = \pm 1$ 1kHz, $G = 1$ , $V_O = 3.5\text{Vrms}$ $R_L = 2\text{k}\Omega$ $R_L = 600\Omega$		8 $\pm 20$ 0.7 1 0.5  0.00008 0.00009		MHz V/ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$ % %
<b>OUTPUT</b> Voltage Output, Positive Negative Positive Negative Positive Negative Short-Circuit Current Capacitive Load Drive (Stable Operation)	$R_L = 10\Omega$  $R_L = 2\text{k}\Omega$  $R_L = 600\Omega$	(V+)-1.2 (V-)+0.5 (V+)-1.5 (V-)+1.2 (V+)-2.5 (V-)+2.2	(V+)-0.9 (V-)+0.3 (V+)-1.2 (V-)+0.9 (V+)-2.0 (V-)+1.9 $\pm 40$		V V V V V V mA
		See Typical Curve			
<b>POWER SUPPLY</b> Specified Operating Voltage Operating Voltage Range Quiescent Current (per amplifier)	$I_O = 0$	$\pm 2.5$	$\pm 15$ $\pm 4$	$\pm 18$ $\pm 4.8$	V V mA
<b>TEMPERATURE RANGE</b> Operating Range Storage Thermal Resistance, $\theta_{JA}$ 8-Pin DIP SO-8 Surface-Mount 14-Pin DIP		-40 -40		+85 +125	$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$

SO-14 Surface-Mount			110		°C/W
---------------------	--	--	-----	--	------

NOTES: (1) Guaranteed by wafer test. (2) High-speed test at  $T_J = 25^{\circ}\text{C}$ .

#### ABSOLUTE MAXIMUM RATINGS

Supply Voltage, $V_+$ to $V_-$	36V
Input Voltage	( $V_-$ ) $-0.7\text{V}$ to ( $V_+$ ) $+0.7\text{V}$
Output Short-Circuit (1)	Continuous
Operating Temperature	$-40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Storage Temperature	$-40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Junction Temperature	$150^{\circ}\text{C}$
Lead Temperature (soldering, 10s)	$300^{\circ}\text{C}$

NOTE: (1) Short-circuit to ground, one amplifier per package.



(Nachfolgend Auszug aus dem Datenblatt "ILD223 DUAL PHOTODARLINGTON SMALL OUTLINE SURFACE MOUNT OPTOCOUPLER" von Siemens)

## Characteristics (T = 25°C)

	Symbol	Min.	Typ.	Max.	Unit	Condition
<b>Emitter</b>						
Forward Voltage	$V_F$			1.3	V	$I_F = 1 \text{ mA}$
Reverse Current	$I_R$		0.1	100	$\mu\text{A}$	$V_R = 6.0 \text{ V}$
Capacitance	$C_O$		25		pF	$V_F = 0 \text{ V}$ , $F = 1 \text{ MHz}$
<b>Detector</b>						
Breakdown Voltage	$BV_{CEO}$	30			V	$I_C = 10 \text{ mA}$
Collector-Emitter	$BV_{ECO}$	5			V	$I_E = 10 \text{ mA}$
Emitter-Collector						
Current, Collector-Emitter	$I_{CEO}$			50	nA	$V_{CE} = 5 \text{ V}$ , $I_F = 0$
Capacitance, Collector-Emitter	$C_{CE}$		3.4	pF	V	$C_E = 5 \text{ V}$
<b>Package</b>						
DC Current Transfer Ratio	$CTR_{DC}$	500			%	$I_F = 1 \text{ mA}$ , $V_{CE} = 5 \text{ V}$
Saturation Voltage, Collector-Emitter	$V_{CEsat}$			1	V	$I_F = 1 \text{ mA}$ , $I_{CE} = 0.5 \text{ mA}$
Capacitance, Input to Output	$C_{IO}$	0.5		pF		
Resistance, Input to Output	$R_{IO}$	100		G $\Omega$		
Turn-On Time	$t_{ON}$	15		$\mu\text{s}$		$V_{CC} = 10 \text{ V}$ $R_L = 100 \Omega$
Turn-Off Time	$t_{OFF}$	30		$\mu\text{s}$		$I_F = 5 \text{ mA}$
Isolation Test Voltage	$V_{IO}$					(t=1 min.) 2500 VAC <sub>RMS</sub>

## Maximum Ratings (Each Channel)

<b>Emitter</b>	
Peak Reverse Voltage	6.0 V
Peak Pulsed Current (1 ms, 300 pps)	3 A
Continuous Forward Current per Channel	30 mA
Power Dissipation at 25°C	45 mW
Derate Linearly from 25°C	0.4 mW/°C
<b>Detector</b>	
Collector-Emitter Breakdown Voltage	30 V
Emitter-Collector Breakdown Voltage	5 V
Power Dissipation per Channel	75 mW
Derate Linearly from 25°C	3.1 mW/°C
<b>Package</b>	
Total Package Dissipation at 25°C Ambient	
(2 LEDs + 2 Detectors, 2 Channels)	240 mW
Derate Linearly from 25°C	2 mW/°C
Storage Temperature	-55°C to +150°C
Operating Temperature	-55°C to +100°C
Soldering Time at 260°C	10 sec.

**74AHC541**

(Nachfolgend Auszug aus dem Datenblatt "Octal buffer/line driver; 3-state 74AHC541" von Philips Semiconductors)

**QUICK REFERENCE DATA**GND = 0 V;  $T_{amb} = 25^{\circ}\text{C}$ ;  $t_r = t_f \leq 3.0 \text{ ns}$ .

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			AHC	AHCT	
$t_{PHL}/t_{PLH}$	propagation delay $A_n$ to $Y_n$	$C_L = 15 \text{ pF}$ ; $V_{CC} = 5 \text{ V}$	3.5	3.5	ns
$C_I$	input capacitance	$V_I = V_{CC}$ or GND	3	3	pF
$C_O$	output capacitance		4.0	4.0	pF
$C_{PD}$	power dissipation capacitance	$C_L = 50 \text{ pF}$ ; $f = 1 \text{ MHz}$ ; notes 1 and 2	10	12	pF

**Notes**1.  $C_{PD}$  is used to determine the dynamic power dissipation ( $P_D$  in  $\mu\text{W}$ ). $P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o)$  where: $f_i$  = input frequency in MHz; $f_o$  = output frequency in MHz; $\sum (C_L \times V_{CC}^2 \times f_o)$  = sum of outputs; $C_L$  = output load capacitance in pF; $V_{CC}$  = supply voltage in Volts.2. The condition is  $V_I = \text{GND to } V_{CC}$ .**LIMITING VALUES**

In accordance with the Absolute Maximum Rating System (IEC 134); voltages are referenced to GND (ground = 0 V).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{CC}$	DC supply voltage		-0.5	+7.0	V
$V_I$	input voltage		-0.5	+7.0	V
$I_{IK}$	DC input diode current	$V_I < -0.5 \text{ V}$ ; note 1	-	-20	mA
$I_{OK}$	DC output diode current	$V_O < -0.5 \text{ V}$ or $V_O > V_{CC} + 0.5 \text{ V}$ ; note 1	-	$\pm 20$	mA
$I_O$	DC output source or sink current	$-0.5 \text{ V} < V_O < V_{CC} + 0.5 \text{ V}$	-	$\pm 25$	mA
$I_{CC}$	DC $V_{CC}$ or GND current		-	$\pm 75$	mA
$T_{stg}$	storage temperature		-65	+150	$^{\circ}\text{C}$
$P_D$	power dissipation per package	for temperature range: $-40$ to $+125^{\circ}\text{C}$ ; note 2	-	500	mW

**Notes**

1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.

2. For SO-package: above  $70^{\circ}\text{C}$  the value of  $P_D$  derates linearly with 8 mW/K.For TSSOP-package: above  $60^{\circ}\text{C}$  the value of  $P_D$  derates linearly with 5.5 mW/K.**DC CHARACTERISTICS****Family 74AHC**

Over recommended operating conditions; voltage are referenced to GND (ground = 0 V).

SYMBOL	PARAMETER	TEST CONDITIONS		T <sub>amb</sub> (°C)								UNIT
				25			-40 to +85		-40 to +125			
		OTHER	V <sub>CC</sub> (V)	MIN.	TYP.	MAX.	MAX.	MIN.	MIN.	MAX.		
V <sub>IH</sub>	HIGH-level input voltage		2.0	1.5	-	-	1.5	-	1.5	-	V	
			3.0	2.1	-	-	2.1	-	2.1	-		
			5.5	3.85	-	-	3.85	-	3.85	-		
V <sub>IL</sub>	LOW-level input		2.0	-	-	0.5	-	0.5	-	0.5	V	

	voltage		3.0	-	-	0.9	-	0.9	-	0.9	
			5.5	-	-	1.65	-	1.65	-	1.65	
V <sub>OH</sub>	HIGH-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = -50 µA	2.0	1.9	2.0	-	1.9	-	1.9	-	V
			3.0	2.9	3.0	-	2.9	-	2.9	-	
			4.5	4.4	4.5	-	4.4	-	4.4	-	
		V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = -4.0 mA	3.0	2.58	-	-	2.48	-	2.40	-	V
		V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = -8.0 mA	4.5	3.94	-	-	3.8	-	3.70	-	
V <sub>OL</sub>	LOW-level output voltage	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = 50µA	2.0	-	0	0.1	-	0.1	-	0.1	V
			3.0	-	0	0.1	-	0.1	-	0.1	
			4.5	-	0	0.1	-	0.1	-	0.1	
		V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = 4.0 mA	3.0	-	-	0.36	-	0.44	-	0.55	V
		V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = 8.0 mA	4.5	-	-	0.36	-	0.44	-	0.55	
I <sub>I</sub>	input leakage current	V <sub>I</sub> = V <sub>CC</sub> or GND	5.5	-	-	0.1	-	1.0	-	2.0	µA
I <sub>OZ</sub>	3-state output OFF-state current	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>O</sub> = V <sub>CC</sub> or GND	5.5	-	-	±0.25	-	±2.5	-	±10.0	µA
I <sub>CC</sub>	quiescent supply current	V <sub>I</sub> = V <sub>CC</sub> or GND; I <sub>O</sub> = 0	5.5	-	-	4.0	-	40	-	80	µA
C <sub>I</sub>	input capacitance		-	-	3	10	-	10	-	10	pF

#### Family 74AHCT

Over recommended operating conditions; voltage are referenced to GND (ground = 0 V).

SYMBOL	PARAMETER	TEST CONDITIONS		T <sub>amb</sub> (°C)							UNIT
				25			-40 to +85		-40 to +125		
		OTHER	V <sub>CC</sub> (V)	MIN.	TYP.	MAX.	MAX.	MIN.	MIN.	MAX.	
V <sub>IH</sub>	HIGH-level input voltage		4.5 to 5.5	2.0	-	-	2.05	-	2.0	-	V
V <sub>IL</sub>	LOW-level input voltage		4.5 to 5.5	-	-	0.8	-	0.8	-	0.8	V
V <sub>OH</sub>	HIGH-level output voltage	V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = -50 μA	4.5	4.4	4.5	-	4.4	-	4.4	-	V
		V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = -8.0 mA	4.5	3.94	-	-	3.8	-	3.70	-	V
V <sub>OL</sub>	LOW-level output voltage	V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> =50μA	4.5	-	0	0.1	-	0.1	-	0.1	V
		V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub> ; I <sub>O</sub> = 8.0 mA	4.5	-	-	0.36	-	0.44	-	0.55	V
I <sub>I</sub>	input leakage current	V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub>	5.5	-	-	0.1	-	1.0	-	2.0	μA
I <sub>OZ</sub>	3-state output OFF-state current	V <sub>I</sub> =V <sub>IH</sub> or V <sub>IL</sub> ; V <sub>O</sub> =V <sub>CC</sub> or GND per input pin; other inputs at V <sub>CC</sub> or GND; I <sub>O</sub> =0	5.5	-	-	±0.25	-	±2.5	-	±10.0	μA
I <sub>CC</sub>	quiescent supply current	V <sub>I</sub> =V <sub>CC</sub> or GND; I <sub>O</sub> =0	5.5	-	-	4.0	-	40	-	80	μA
ΔI <sub>CC</sub>	additional quiescent supply current per input pin	V <sub>I</sub> =V <sub>CC</sub> - 2.1 V other inputs at V <sub>CC</sub> or GND; I <sub>O</sub> =0	4.5 to 5.5	-	-	1.35	-	1.5	-	1.5	mA
C <sub>I</sub>	input capacitance		-	-	3	10	-	10	-	10	pF

Nachfolgend Auszug aus dem Datenblatt "DC/DC-Konverter TES 6 Serie 6 Watt" von Comptec)

<b>Eingangsspannung</b>	9 - 18 VDC
<b>Ausgangsspannung</b>	15 VDC
<b>Ausgangsstrom max.</b>	400 mA
<b>Wirkungsgrad typ.</b>	83 %

**Eingangsspezifikationen**

<b>Eingangsstrom (Leerlauf)</b>	20 mA
<b>Eingangsstrom (Vollast)</b>	600 mA typ.
<b>Startspannung / Abschaltspannung</b>	6 VDC / 8 VDC typ.
<b>Transiente Überspannung (1 sec. max.)</b>	25 V max.
<b>Verpolungsschutz</b>	1.0 A max.
<b>Leitungsgebundene Störungen (Eingang)</b>	EN 55022 Level A, FCC Teil 15, Klasse A

**Ausgangsspezifikationen**

<b>Einstellgenauigkeit</b>	± 1 %
<b>Regelabweichung</b> - Eingangsspannungsänderung - Laständerung 10 - 100 % - Singleausgang - Dualausgang (symmetrische Last) - Dualausgang (unsymmetrische Last)	0.3 % max. 1 % max. 1 % max. 2.5 % max.
<b>Restwelligkeit (20 MHz Bandbreite)</b>	75 mVpk-pk max.
<b>Temperaturkoeffizient</b>	± 0.02 % / °C
<b>Strombegrenzung</b>	> 120 % I <sub>aus</sub> max., Konstantstrom
<b>Kurzschlußschutz</b>	Foldback, autom. Neustart
<b>Kapazitive Last</b>	100 µF max.

**Allgemeine Spezifikationen**

<b>Temperaturbereich</b> - Betrieb - Gehäusetemperatur - Lagerung (nicht in Betrieb)	- 40 °C ... + 71 °C (keine Leistungsreduktion) + 95 °C max. - 40 °C ... + 125 °C
<b>Leistungsreduktion</b>	4 %/K oberhalb 71 °C
<b>Luftfeuchtigkeit (nicht betauend)</b>	95 % rel H max.
<b>Zuverlässigkeit, kalkulierte MTBF (MIL-HDBK-217 E)</b>	>1 Mio. Std. bei + 25 °C
<b>Isolationsspannung Eingang/Ausgang</b>	1 '500 VDC
<b>Isolationskapazität Eingang/Ausgang</b>	380 pF typ.
<b>Isolationswiderand Eingang/Ausgang (500 VDC)</b>	> 1 '000 MOhm
<b>Schaltfrequenz</b>	300 kHz
<b>Sicherheitsstandards</b>	IEC / EN 60950, UL 60950
<b>Sicherheitszulassungen</b>	UL / cUL, CB-Scheme in Vorbereitung

Alle Spezifikationen bei Nominal-Eingangsspannung, Vollast und +25°C nach Aufwärmzeit ausg. anders spezifiziert.

**Physikalische Spezifikationen**

<b>Gehäusematerial</b>	nicht leitender schwarzer Kunststoff
<b>Vergussmasse Epoxid</b>	(UL 94V-0)
<b>Gewicht</b>	14 g

## Steckerbelegung Tabelle:

Messbereich	Eingang	Pin		Messwert	10V value
		+	-		
-10 ... +10V	DAC1 1	34	68		
-10 ... +10V	DAC2 2	33	67		
-10 ... +10V	ADC 1	32	66		
-10 ... +10V	ADC 2	31	65		
-10 ... +10V	ADC 3	30	64		
-10 ... +10V	ADC 4	29	63		
-10 ... +10V	ADC 5	28	62		
-10 ... +10V	ADC 6	27	61		
-10 ... +10V	ADC 7	26	60		
-10 ... +10V	ADC 8	25	59		
	Output 00	24	58		
	Output 01	23	57		
	Output 02	22	56		
	Output 03	21	55		
	Output 04	20	54		
	Output 05	19	53		
	Output 06	18	52		
	Output 07	17	51		
	Output 08	16	50		
	Output 09	15	49		
15V: potenzialfreie Stromversorgung für externe Schaltungen	-		48		
	+		47		
	nicht belegt		46		
	Input 10	14	45		
	Input 11	13			
	Input 12	12			
	Input 13	11			
	Input 14	10	44		
	Input 15	09	43		
Encoder1 R	Input 16	08	42		
Encoder1 a	Input 17	07	41		
Encoder1 b	Input 18	06	40		
	Input 19	05	39		
Encoder0 R	Input 20	4	38		
Encoder0 a	Input 21	3	37		
Encoder0 b	Input 22	2	36		
	Input 23	1	35		

